

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-251226
(43)Date of publication of application : 14.09.2001

(51)Int.CI. H04B 7/005
H03M 13/41
H04B 1/10
H04B 3/06
H04B 7/26
H04L 27/01

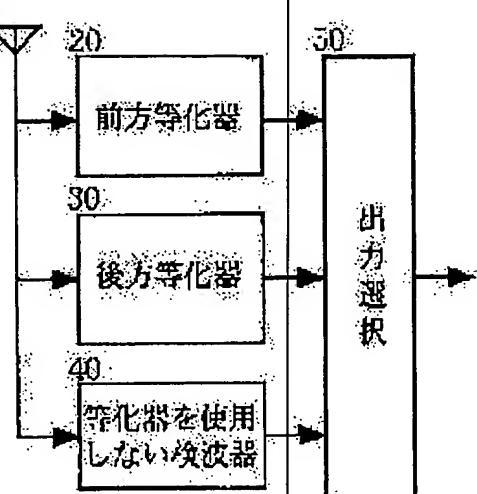
(21)Application number : 2000-058554 (71)Applicant : YRP KOKINO IDOTAI TSUSHIN
KENKYUSHO:KK
(22)Date of filing : 03.03.2000 (72)Inventor : UDAGAWA TAKESHI

(54) TWO-WAY VITERBI EQUALIZER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a two-way Viterbi equalizer that has the enhanced performance so as to extend its application scope under an environment of high-speed fading, a small delay time, and a low SNR.

SOLUTION: In the Viterbi equalizer where a forward equalizer 20 and a backward equalizer 30 use an estimated channel coefficient to estimate a transmission signal from a received signal, the forward equalizer 20 applies equalization to the received signal along its time base, and the backward equalizer 30 applies equalization to the received signal in a direction reverse to its time base. Each equalizer outputs a decision symbol and also a soft output denoting the likelihood of each decision symbol. An output selection block 50 uses likelihood as an output decision reference and decides a final output by using the output of a conventional detector 40, such as a synchronization detector or a delay detector, in addition to the outputs of both the equalizers, when discriminating that the outputs of both the equalizers include errors.



LEGAL STATUS

[Date of request for examination] 03.03.2000

[Date of sending the examiner's decision of rejection] 05.11.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-251226

(P2001-251226A)

(43)公開日 平成13年9月14日(2001.9.14)

(51)Int.Cl. ⁷	識別記号	F I H 0 4 B 7/005 H 0 3 M 13/41 H 0 4 B 1/10 3/06 7/26	テマコード*(参考) 5 J 0 6 5 5 K 0 0 4 M 5 K 0 4 6 A 5 K 0 5 2 C 5 K 0 6 7
		審査請求 有 請求項の数 7 OL (全 8 頁)	最終頁に続く

(21)出願番号	特願2000-58554(P2000-58554)	(71)出願人 399004577 株式会社ワイ・アール・ピー高機能移動体 通信研究所 神奈川県横須賀市光の丘3番2号	
(22)出願日	平成12年3月3日(2000.3.3)	(72)発明者 宇田川 健 神奈川県横須賀市光の丘3番2号 株式会 社ワイ・アール・ピー高機能移動体通信研 究所内	

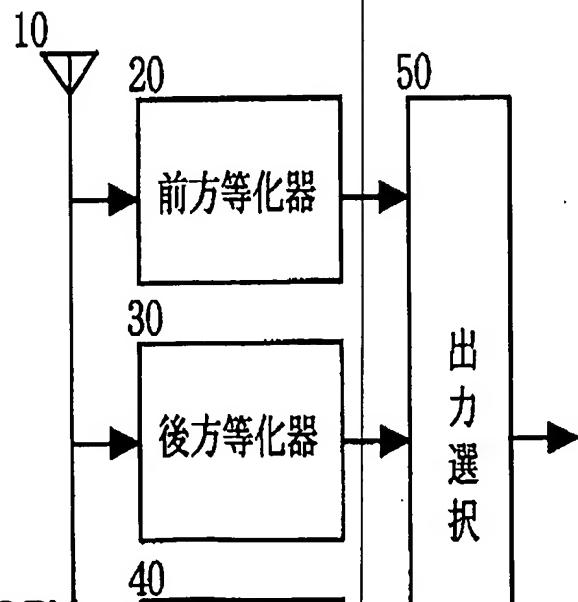
最終頁に続く

(54)【発明の名称】 双方向ピタビ型等化器

(57)【要約】

【課題】 高速フェージング、遅延時間小、低S N Rという環境下において、等化器の性能の向上を図り、等化器の使用範囲の拡大を目的とする。

【解決手段】 前方等化器20、後方等化器30は、いずれも、推定したチャネル係数を用い、受信信号から送信信号を推定するピタビ型等化器で、前方等化器20は受信信号の時間軸に沿って等化を行い、後方等化器30は時間軸の逆方向に等化を行う。各等化器からは、判定シンボルとともに各判定シンボル毎の尤度である軟値出力が outputされる。出力選択ブロック50は、出力判定基準として前記尤度を用い、前記両等化器の出力がともに誤りを含んでいると判断されたときは、前記両等化器の出力に加え、同期検波や遅延検波などの通常検波器40の出力を用いて、最終出力を判定する。



【特許請求の範囲】

【請求項 1】 推定したチャネル係数を用い、受信信号から送信信号を推定するビタビ型等化器であって、受信信号の時間軸に沿って等化を行う前方等化と時間軸の逆方向に等化を行う後方等化を行う双方向ビタビ型等化器において、

前記前方等化の出力、前記後方等化の出力および等化器を使用しない通常検波出力を用いて最終判定シンボルを決定する出力選択ブロックを有し、

前記出力選択ブロックは、前記前方等化の出力および前記後方等化の出力のいずれもが出力選択基準を満たしていないシンボルについて、前記前方等化出力、前記後方等化出力および前記通常検波出力を用いて最終判定シンボルを決定するものであることを特徴とする双方向ビタビ型等化器。

【請求項 2】 前記前方等化および前記後方等化は判定シンボルとともにその判定シンボルに対する尤度である軟値出力を出力する適応ビタビ型等化であり、

前記出力選択基準は、前記軟値出力が所定の閾値を越えているシンボルについては、その判定シンボルを最終判定シンボルとするものであることを特徴とする前記請求項 1 記載の双方向ビタビ型等化器。

【請求項 3】 受信信号に付加されている雑音レベルを計算し、該雑音レベルに応じて、前記閾値を変動させることを特徴とする前記請求項 2 記載の双方向ビタビ型等化器。

【請求項 4】 前記出力選択ブロックは、前記前方等化の出力および前記後方等化の出力のいずれもが出力選択基準を満たしていないシンボルについては、前記前方等化の判定シンボル、前記後方等化の判定シンボルおよび前記通常検波の判定シンボルによる多数決により、最終判定シンボルを決定することを特徴とする前記請求項 1 ~ 3 のいずれかに記載の双方向ビタビ型等化器。

【請求項 5】 前記出力選択ブロックは、前記多数決を行うときに、各判定シンボルを対応するピット情報に変換し、各ピット毎に前記多数決を行うことを特徴とする前記請求項 4 記載の双方向ビタビ型等化器。

【請求項 6】 前記通常検波出力は判定シンボルおよびその判定シンボルに対する尤度である軟値出力であり、前記出力選択ブロックは、前記前方等化の出力および前記後方等化の出力のいずれもが出力選択基準を満たしていないシンボルについては、前記前方等化の尤度である軟値出力、前記後方等化の尤度である軟値出力および前記通常検波の尤度である軟値出力の比較により、最終判定シンボルを決定することを特徴とする前記請求項 2 に記載の双方向ビタビ型等化器。

【請求項 7】 前記通常検波出力は、遅延検波、同期検波、準同期検波のいずれか一個あるいは複数個の出力であることを特徴とする前記請求項 1 ~ 6 に記載の双方向

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル移動通信の受信装置において、受信信号が伝搬路で受ける歪みを除去する等化技術の一つであるビタビ型等化器に関するものであり、特に、シンボルレートに対してフェージングの変化が速く、かつ遅延波の遅延時間が小さい環境下で用いて好適なものである。

【0002】

【従来の技術】無線通信では、フェージングと呼ばれる特有の伝搬路特性により、受信信号は振幅変動や位相変動を伴い波形の歪みを受ける。等化器は、この波形の歪みを除去し受信性能を向上させる技術である。等化器には判定帰還型等化器やビタビ型等化器などがあるが、いずれの場合にもこの伝搬路の状態を正確に推定することが必要である。特に、移動を伴うことによりフェージングの変化が非常に速いシステムでは、時間とともに変化するフェージングに追従して伝搬路の推定を行わなければ、所望の性能を得ることはできない。

【0003】このフェージングへの追従アルゴリズムとしては、RLS や高次マルコフモデルによる RLS などがあげられる（必要ならば、府川、鈴木、“無線伝搬路の高次状態変数モデルによる逐次最小 2 乗形適応最尤系列推定—RLS-MLSE の適応性能向上—”、電子情報通信学会論文誌 B-II Vol. J75-B-II No. 7 pp. 415-423 1992年7月を参照されたい）。これらのアルゴリズムを使用することによって、雑音の影響を無視できるような高 SNR 環境下では遅延波の遅延時間に関わらず、良好な性能を得ることができる。しかしながら、追従性を高めると雑音への感度が高まり、雑音が無視できないような低 SNR 環境では性能が極端に劣化してしまうという問題がある。この時、遅延波の遅延時間によっては、等化器を使用しない通常の検波（例えば、遅延検波、同期検波、準同期検波など）の方が性能の良い状況になってしまう。特に狭帯域伝送システムにおいては、シンボルレートが遅く、シンボル間のフェージングの変化は速いが、シンボルレートで正規化した遅延波の遅延時間 τ / T (τ : 遅延時間、 T : 1 シンボル間隔) は小さくなるため、このような状況に陥りやすい。

【0004】従って、このような環境下において等化器を使用する場合、高速追従アルゴリズムに加えて、SNR の劣化を抑制する技術が必要となる。この SNR 劣化の原因は、单一誤りから間違った伝搬路の推定が行われたことによる連続誤り（バースト誤り）であるため、例えば、特開平 8-8794 号公報で提案されているような双方向等化により性能の改善が期待できる。このような、従来の双方向等化においては、前方等化、後方等化ともに誤りであると判断された区間にについて、チャネル係数（タップ係数あるいはタップ利得）の内挿補間を使

ステムのように、フェージングの変化が速く、1フレーム内で数回の受信信号レベルの落ち込みがあるような場合には、前方等化、後方等化とともに誤りであると判断された区間内での受信信号レベルの変動が激しく、内挿によるチャネル係数の推定は困難であり、バースト誤りを抑制するどころか、反って誤りを増やしてしまうこととなる。

【0005】

【発明が解決しようとする課題】以上説明したように、狭帯域伝送においては、シンボルレートが遅いため、シンボル間のフェージングの変化が速い。従って、等化器にはチャネル推定の高速追従が求められるが、追従性を高めると雑音に弱くなってしまう。特に、遅延波の遅延時間 τ/T が小さい場合、従来の等化器では所望の性能が得られず、使用する環境によっては等化器を使用しない場合の方が良い結果となってしまう。この原因は、バースト誤りであるため、双方向等化により性能改善が期待できるが、フェージングの変化が激しいため、内挿補間を使用している従来の双方向等化では、バースト誤りの区間が長くなる低SNR環境において効果が薄れてしまうという問題がある。

【0006】そこで、本発明は、狭帯域伝送システムにおける低SNR環境での受信性能を改善することができる双方向ビタビ型等化器を提供することを目的としている。また、従来の等化器では効果の得られなかった高速フェージング、遅延時間小、低SNRという環境下において、等化器の性能向上を図り、等化器の使用範囲の拡大を図ることを目的としている。

【0007】

【課題を解決するための手段】上記目的を達成するために、本発明の双方向ビタビ型等化器は、推定したチャネル係数を用い、受信信号から送信信号を推定するビタビ型等化器であって、受信信号の時間軸に沿って等化を行う前方等化と時間軸の逆方向に等化を行う後方等化を行う双方向ビタビ型等化器において、前記前方等化の出力、前記後方等化の出力および等化器を使用しない通常検波出力を用いて最終判定シンボルを決定する出力選択ブロックを有し、前記出力選択ブロックは、前記前方等化の出力および前記後方等化の出力のいずれもが出力選択基準を満たしていないシンボルについて、前記前方等化出力、前記後方等化出力および前記通常検波出力を用いて最終判定シンボルを決定するものとされている。

【0008】また、前記前方等化および前記後方等化は判定シンボルとともにその判定シンボルに対する尤度である軟値出力を出力する適応ビタビ型等化であり、前記出力選択基準は、前記軟値出力が所定の閾値を越えているシンボルについては、その判定シンボルを最終判定シンボルとするものとされている。さらに、受信信号に附加されている雑音レベルを計算し、該雑音レベルに応じ

また、前記出力選択ブロックは、前記前方等化の出力および前記後方等化の出力のいずれもが出力選択基準を満たしていないシンボルについては、前記前方等化の判定シンボル、前記後方等化の判定シンボルおよび前記通常検波の判定シンボルによる多数決により、最終判定シンボルを決定するようになされている。さらにまた、前記出力選択ブロックは、前記多数決を行うときに、各判定シンボルを対応するビット情報に変換し、各ビット毎に前記多数決を行うようになされている。

【0009】さらにまた、前記通常検波出力は判定シンボルおよびその判定シンボルに対する尤度である軟値出力であり、前記出力選択ブロックは、前記前方等化の出力および前記後方等化の出力のいずれもが出力選択基準を満たしていないシンボルについては、前記前方等化の尤度である軟値出力、前記後方等化の尤度である軟値出力および前記通常検波の尤度である軟値出力の比較により、最終判定シンボルを決定するようになされている。さらにまた、前記通常検波出力は、遅延検波、同期検波、準同期検波のいずれか一個あるいは複数個の出力とされている。

【0010】

【発明の実施の形態】図1は、本発明の双方向等化器の基本的な構成を示す機能ブロック図である。この図において、10は受信アンテナ、20は前方等化器、30は後方等化器、40は等化器を使用しない検波器、50は、前記前方等化器20、前記後方等化器30および前記等化器を使用しない検波器（通常等化器）40からの各出力が入力され、それらの出力に基づいて最終出力を決定する出力選択ブロックである。

【0011】ここで、前記受信アンテナ10の受信信号は、図示しない高周波増幅器、ミキサ回路、バンドパスフィルタなどを介して、前方等化器20、後方等化器30および通常検波器40に入力される。前記前方等化器20および前記後方等化器30はいずれも、受信信号系列からその系列に最も合致すると考えられる送信信号系列をビタビアルゴリズムを用いて推定するビタビ型等化器であり、前方等化器20は、時間軸の順方向に等化を行い、後方等化器30は時間軸の逆方向に等化を行う。また、前記等化器を使用しない検波器40は、遅延検波器、同期検波器あるいは準同期検波器などであり、このシステムで用いられている変調方式に応じた適切な検波方式の検波器が用いられる。

【0012】前記出力選択ブロック50は、前記前方等化器20、前記後方等化器30および前記等化器を使用しない検波器（通常検波器）40からの各出力に基づいて、次のようにして、最終的な判定シンボルを決定する。前方等化器20からの出力あるいは後方等化器30からの出力が、1フレームあるいはトレーニング系列で挿まれたサブフレームの間、出力選択基準となる所定の

等化器から出力される判定シンボルを最終結果として出力する。この出力選択の基準は、例えば、前記各等化器において推定したチャネル係数に基づいて算出した電力値、あるいは、後述する実施の形態のように、判定シンボルとともにに出力される尤度が所定の閾値を越えているか否かを基準とする。

【0013】また、前記前方等化器20からの出力あるいは前記後方等化器30からの出力が、1フレームあるいは前記サブフレームの間で前記閾値を下回った場合に、前方等化器20の出力が閾値を下回ったシンボル位置の方が後方等化器30の出力が閾値を下回ったシンボル位置よりもフレームまたは前記サブフレームの終端に近いときには、前方等化器20の出力が閾値を下回ったシンボル位置より前方のシンボルについては前方等化器20の判定シンボルを最終結果、後方のシンボルについては後方等化器30の判定シンボルを最終結果として出力する。

【0014】さらに、前方等化器20からの出力あるいは後方等化器30からの出力が、1フレームあるいは前記サブフレームの間で前記閾値を下回った場合に、後方等化器30の出力が閾値を下回ったシンボル位置の方が前方等化器20の出力が閾値を下回ったシンボル位置よりもフレームまたは前記サブフレームの終端に近いときには、それぞれの等化器の出力が閾値を下回ったシンボル位置までは、それぞれの判定シンボルが正しいとみなして最終結果とし、前方等化器20の出力および後方等化器30の出力のいずれもが所定の出力選択基準を満たしていない区間のシンボルについては、前記等化器を使用しない検波器40からの判定シンボルと前記両等化器からの判定シンボルの3者で多数決判定を行い、その結果を最終結果とする。

【0015】超狭帯域伝送システムのように、伝送レートが遅く、遅延時間 τ/T が最大でも $1/4$ シンボル以下であるようなシステムでは、前述のように、等化器の所望の性能を得ることが困難であり、一方、遅延検波、同期検波、準同期検波などの等化器を使用しない通常検波でもある程度の性能が期待できる。特にフェージングの変化の速い環境下では、ある一定時間内での受信信号レベル低下の回数は多くなるが、1回のレベル低下時間は短いため、遅延検波や同期検波、準同期検波での誤りパターンは、ほぼランダム誤りとなる。前述のように等化器の誤りパターンはバースト状であるため、等化器と通常検波の誤りパターンは異なる。したがって、本発明では、上述のように前記前方等化器20の出力と前記後方等化器30の出力の両方が誤りを含んでいると判断された区間については、誤りのパターンがほぼランダム誤りとなる前記通常検波器40の出力を参照して最終出力を決定している。このように、状況によって遅延検波や同期検波、準同期検波などの通常検波による判定シンボル

信頼性の高い最終判定結果を得ることができ、受信性能を向上させることができ可能となる。

【0016】なお、図1に示した構成においては、通常検波器40を1つ設けた構成としたが、これに限られることはなく、遅延検波器と同期検波器の両者、あるいは、遅延検波器、準同期検波器、同期検波器の3種類の検波器を設けるなど、種類の異なる複数個の通常検波器を設けてそれらの出力を前方等化器、後方等化器の出力とともに、前記出力選択ブロック50に入力し、出力選択ブロック50において、各検波器あるいは等化器からの出力を総合的に判定して最終出力を得るようにしてもよい。

【0017】次に、本発明のより具体的な実施の形態について説明する。図2に示した実施の形態は、図示するように2つのアンテナ11、12を設けた2プランチダイバーシティを使用し、各アンテナからの受信信号 $r_1(k)$ 、 $r_2(k)$ をそれぞれ、前方等化器21、後方等化器31および通常検波器、この例では、遅延検波器41に入力している。ここで、前方等化器21および後方等化器31は、前方、後方それぞれでチャネル推定を行なながらビタビ等化を行う適応ビタビ型等化器で構成される。両等化器21、31の出力は、それぞれ、判定シンボル $a_f(k)$ 、 $a_b(k)$ とその判定シンボルに対する尤度 $p_f(k)$ および $p_b(k)$ である。一方、遅延検波器41からは、判定シンボル $a_d(k)$ が出力される。出力選択ブロック51では、この $a_f(k)$ 、 $a_b(k)$ 、 $a_d(k)$ 、 $p_f(k)$ 、 $p_b(k)$ を用いて、出力選択を行い、最終判定シンボル $a(k)$ を出力する。

【0018】ここで、前記尤度 $p_f(k)$ 、 $p_b(k)$ は、その判定シンボルの確からしさを表したもので、本実施の形態ではSOVA(Soft-Output Viterbi Algorithm: 軟出力ビタビアルゴリズム)を用いており、0.0~1.0までの確率で表される。この確率は、値が大きいほど、その判定シンボルが正しいことを意味し、値が小さいほど、判定シンボルが誤っている可能性が高いことを表している。従って、この値が小さい判定シンボル位置からバースト誤りが発生している可能性が高い。そこで、この実施の形態では、この尤度 $p_f(k)$ 、 $p_b(k)$ を前方等化、後方等化の出力選択基準とする。すなわち、確率0.0~1.0の中間である0.5を閾値として使用し、尤度 $p_f(k)$ 、 $p_b(k)$ がこの閾値を越えた区間については、その判定出力を正しいものとして最終出力とする。なお、SOVAについては、Hagenauer, Hoeher, "A Viterbi Algorithm with Soft-Decision Outputs and its Applications", Proceedings of IEEE Globecom Conference, pp.47.1.1-47.1.7, Dallas, TX, USA, November 1989、あるいは、Park, Wicker, Owen, "Soft Output Equalization Techniques for

97, Vol. 3, pp. 1503-1507 1997に詳しく説明されている。

【0019】前記出力選択ブロック51の処理について、図4のフローチャートおよび図5～図7の尤度と出力選択の例を示す図を参照して説明する。出力選択ブロック51では、まず、前方等化の尤度 $p_f(k)$ を調べ、この $p_f(k)$ がある閾値を下回るシンボル位置 k_f を検索する(ステップS1)。そして、 k_f があるか否かを判定し(ステップS2)、図5のように1フレーム内の尤度 $p_f(k)$ がすべて閾値以上であれば、そのフレームには誤りがないと判断し、前方等化の判定シンボル $a_f(k)$ を最終判定シンボル $a(k)$ として採用する(ステップS3)。一方、前方等化の尤度 $p_f(k)$ が閾値を下回るシンボル点 k_f が存在する場合には、そのシンボル位置 k_f から誤りが発生している可能性があると判断し、次に後方等化の尤度 $p_b(k)$ を調べる(ステップS4)。 $p_b(k)$ が閾値を下回るシンボル位置 k_b があるか否かを判定し(ステップS5)、後方等化の尤度 $p_b(k)$ がすべて閾値以上であれば、後方等化には誤りがないと判断し、後方等化の判定シンボル $a_b(k)$ を最終判定シンボル $a(k)$ として採用する(ステップS6)。

【0020】前方等化、後方等化の尤度 $p_f(k)$ 、 $p_b(k)$ が閾値を下回るシンボル点 k_f 、 k_b が、共に存在する場合には、そのシンボル位置 k_f と k_b の大小関係を調べる(ステップS7)。その結果、図6のように $k_f \geq k_b$ である場合には、フレームの頭からシンボル位置 k_f まで($0 \leq k < k_f$)を前方等化の判定シンボル $a_f(k)$ 、 k_f からフレームの終わりまで($k_f \leq k < N$)を後方等化の判定シンボル $a_b(k)$ として採用し、最終判定シンボル $a(k)$ とする(ステップS8)。

【0021】また、図7のように、 $k_f < k_b$ である場合には、 $0 \leq k < k_f$ に対しては前方等化の判定シンボル、 $k_b < k < N$ に対しては後方等化の判定シンボルを採用し、両方の等化で誤りの可能性があると判断された $k_f \leq k \leq k_b$ 間では、前方等化、後方等化、遅延検波の3つの判定シンボル $a_f(k)$ 、 $a_b(k)$ 、 $a_d(k)$ の多数決により、その最終判定シンボル $a(k)$ を決定する(ステップS9)。この多数決においては、シンボルをビット情報に変換した後にビットごとに多数決を行う。例えば、変調方式としてQPSK方式が採用されている場合には、0、1、2、3の4つのシンボルがあるが、これを、00、01、10、11の2進数に変換し、各ビットごとに多数決判定を行う。これにより、より正確な判定が可能となる。

【0022】この前方等化、後方等化ともに誤りであると判断した区間は、次の3通りのうちのいずれかである。(1) 前方等化、後方等化ともにバースト誤りを発

誤りだけでそれ以降は正しいシンボル判定を行っており、もう一方がバースト誤りを発生している、(3) 前方等化、後方等化ともに単一誤りでそれ以降は正しいシンボル判定を行っている。また、バースト誤りとは言え、この区間のすべてのシンボルが誤っていることはない。

【0023】上記(1)の場合、遅延検波の判定シンボルに誤りがなければ、前方等化、後方等化、遅延検波3つの判定シンボルの多数決により、前方等化、後方等化の判定シンボルが共に誤りである場合以外については、正しいシンボルを再生することができる。この区間だけを見た場合、このバースト誤りは誤り率0.5のランダム誤りであると考えることができるため、前方等化、後方等化共に誤りである確率は0.25となり、前方等化、後方等化の結果のみを採用した場合に比べて、この区間の誤り率を半減することができる。一方、遅延検波の判定シンボルに誤りがある場合、前方等化、後方等化、遅延検波の3つの多数決では正しいシンボルを再生することはできないが、このような状況の起こる頻度は低いため、トータルで見た誤り率は、従来の技術に比べて改善されている。

【0024】上記(2)の場合、遅延検波の判定シンボルに誤りがなければ、バースト誤りを発生していない方向の等化判定シンボルと遅延検波の判定シンボルにより、バースト誤りを発生している方向のシンボルの影響を受けずに、ほとんどの誤りを訂正することができる。また遅延検波の判定シンボルに誤りがある場合でも、前述のように遅延検波の誤りはランダム誤りであり、この区間だけを見た誤り頻度は等化出力のバースト誤りに比べ極端に少なく、バースト誤りを抑制することが可能である。

【0025】上記(3)の場合、前方等化、後方等化ともに誤りがないため、遅延検波に誤りがあるなしに関わらず、3つの多数決により正しいシンボルを選択することができる。以上のように、この実施の形態によれば、より正確な出力を選択することが可能となり、受信性能を向上させることができる。

【0026】図8は、本発明を、代表的な移動体通信路である2波レイリーフェージング環境下にて評価した結果である。評価条件は、変調方式として $\pi/4$ -DQPSK、送受信フィルタのロールオフ率を0.2、アクセス方式としてFDMA、キャリア周波数400MHz、信号帯域幅6.25kHz、ピットレート9.6kbps、遅延時間 $20\mu s$ ($\tau/T = 1/10$)、ドップラ一周波数20Hzである。等化器は、1次微分項まで考慮したRLSアルゴリズムを用いた適応ビタビ型等化器で、3タップ16状態のビタビ演算を行っている。RLSの忘却係数は0.9に設定した。縦軸にピット誤り率(BER)、横軸に信号対雑音比(CNR)を示す。図

の特性、黒い三角は2プランチダイバーシチ前方等化のビタビ型等化器の特性、黒丸は本発明の双方向軟出力ビタビ型等化器の特性である。図中に加えていないが、2プランチダイバーシチ後方等化の特性は、前方等化とほぼ同一である。これより、本発明によれば、前方等化のみの場合に比べ、最大で3dB程度のSNR改善効果が得られていることがわかる。

【0027】図3は、本発明の双方向ビタビ型等化器の他の実施の形態の構成を示すブロック図である。この図と前記図2とを比較すると明らかなように、この実施の形態においては、前記通常検波器41（この例では、遅延検波器）として、通常検波出力 $a_d(k)$ だけではなく、その尤度 $p_d(k)$ も出力するものが使用されている点で前記図2に示した実施の形態と相違している。そして、この実施の形態における出力選択ブロック51では、前方等化、後方等化ともに誤りであると判断された区間について、前述のように、前方等化、後方等化、遅延検波の3つの判定シンボルの多数決ではなく、前方等化、後方等化、遅延検波の判定シンボルの尤度、 $p_f(k)$ 、 $p_b(k)$ および $p_d(k)$ を比較することにより、最終判定シンボルを決定するようになっている。すなわち、各判定シンボルにつきそれぞれの尤度を重みとして加算することにより最終判定シンボルを決定する。

【0028】なお、上記においては、出力選択基準となる尤度の閾値を0.0～1.0の中間値である0.5に設定していたが、この前方等化、後方等化の誤り発生位置と尤度の関係はSNRによって変化するため、雑音レベルに応じて閾値を変動させるようにすることができる。すなわち、受信信号と推定したチャネル係数から受信信号に付加されている雑音レベルを計算し、該雑音レベルが高いときには前記閾値を上昇させ、雑音レベルが低いときには閾値を低下させるようにする。これにより、雑音レベルが高く等化器の性能が劣化してしまう状況においては、前方等化、後方等化ともに誤りであると判断される区間を広くして、前記通常検波器の出力を参照する区間を拡げることができ、さらに受信性能の向上を図ることができる。

【0029】また、前記図2および図3に示した実施の

形態においては、通常検波器として遅延検波器41を用いた場合を示したが、前述のようにこれに限られることではなく、同期検波器や準同期検波器を用いることができる。また、複数個の種類のことなる通常検波器を用い、各通常検波器および等化器からの出力を総合的に判定して最終出力を得るようにすることもできる。

【0030】

【発明の効果】以上詳述したように、本発明によれば、移動体通信の伝搬路で発生するフェージングの変化が速いシステムにおいて、高速追従性を高めたチャネル推定を組み込んだ等化器を使用する場合に発生するSNRの劣化を十分に抑制することが可能である。これにより、従来の等化器ではあまり効果の得られなかった、高速フェージング、遅延時間小、低SNRという環境下において受信性能の向上が図れ、等化器の使用範囲の拡大に寄与することができる。

【図面の簡単な説明】

【図1】 本発明の双方向ビタビ型等化器の基本的構成を示すブロック図である。

【図2】 本発明の双方向ビタビ型等化器の他の実施の形態を示すブロック図である。

【図3】 本発明の双方向ビタビ型等化器のさらに他の実施の形態を示すブロック図である。

【図4】 出力選択ブロックの処理の流れを説明するためのフローチャートである。

【図5】 出力選択と尤度の関係を説明するための図である。

【図6】 出力選択と尤度の関係を説明するための図である。

【図7】 出力選択と尤度の関係を説明するための図である。

【図8】 本発明の双方向ビタビ型等化器を用いた場合の特性を説明するための図である。

【符号の説明】

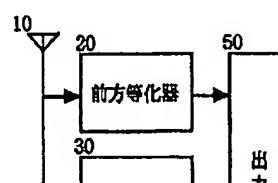
20、21 前方等化器

30、31 後方等化器

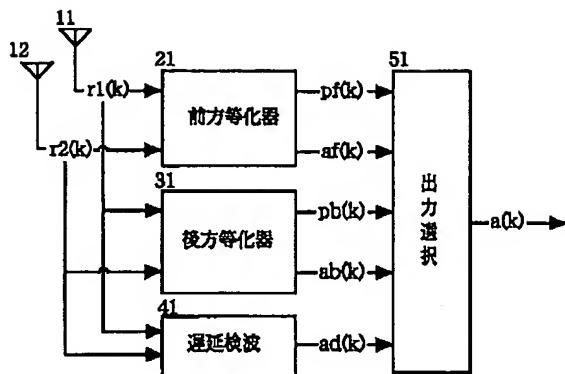
40、41 等化器を使用しない検波器（通常検波器）

50、51 出力選択ブロック

【図1】

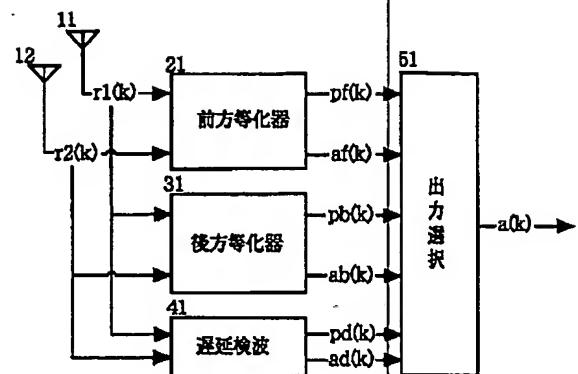


【図2】

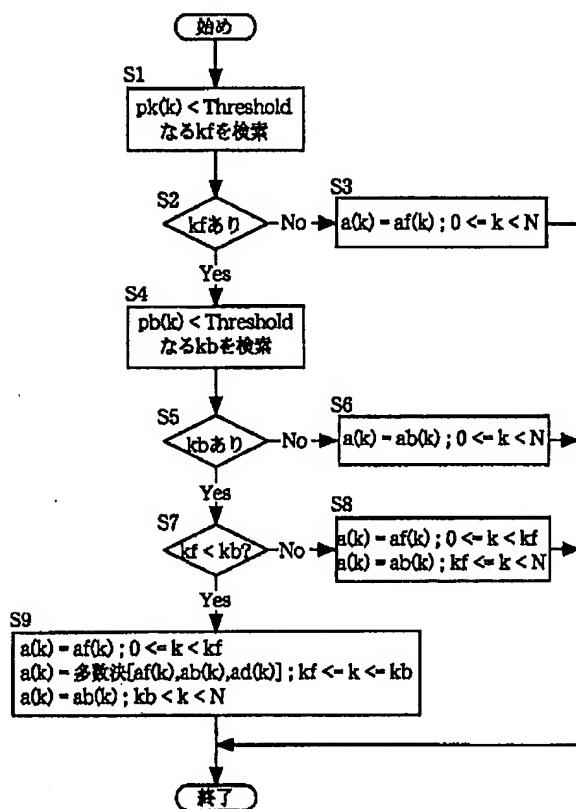


【図4】

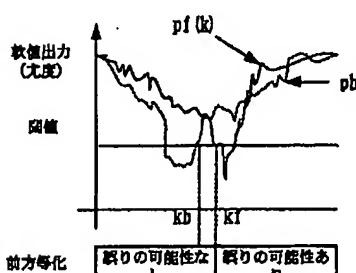
【図3】



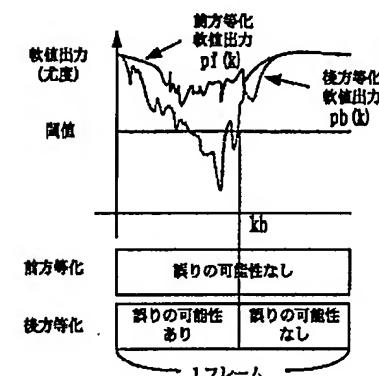
【図5】



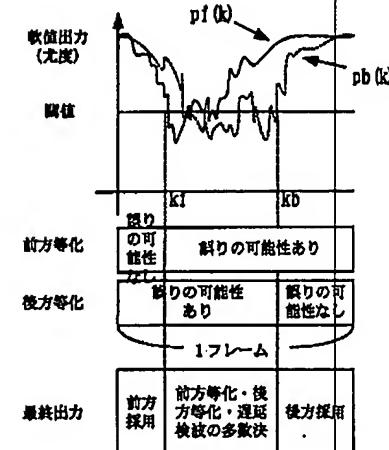
【図6】



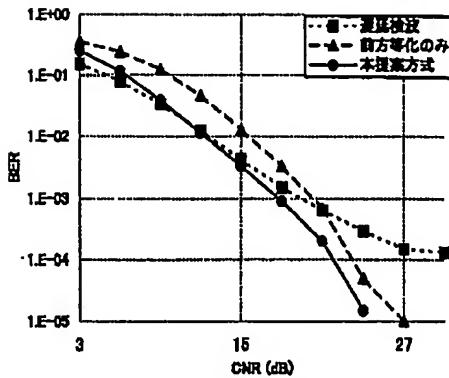
BEST AVAILABLE COPY



【図7】



【図8】



フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

テーマコード^{*} (参考)

H 0 4 L 27/01
F ターム(参考) 5J065 AA01 AB01 AC02 AD10 AF02
5K004 AA01 BA02 BB05 BC01 BD01
5K046 AA05 BA06 EE16 EE56 EE64
EF28 EF29
5K052 AA02 BB02 BB08 CC06 DD03
FF05 FF33
5K067 AA02 AA24 DD45 EE02

H 0 4 L 27/00

K